

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-086735

(43)Date of publication of application : 30.03.1999

(51)Int.Cl.

H01J 11/02

(21)Application number : 09-248859

(71)Applicant : FUJITSU LTD

(22)Date of filing : 12.09.1997

(72)Inventor : KURAI TERUO

## (54) PLASMA DISPLAY PANEL

## (57)Abstract:

PROBLEM TO BE SOLVED: To minimize a nonselective potential VSC within the range causing no mis-address, while using a zinc silicate phosphor by laminating a film capable of changing the polarity of a phosphor layer to positive on the phosphor layer made of a zinc silicate green luminant having the electrification of a negative polarity.

SOLUTION: A zinc silicate phosphor having the electrification of a minus polarity is used, and a film made of a material capable of changing the polarity of the phosphor to plus is laminated on the surface of the phosphor.  $\text{Zn}_2\text{SiO}_4$ : Mn,  $\text{Zn}_2\text{SiO}_4$ : As,  $\text{Zn}_2\text{GeO}_4$ : Mn,  $\text{Zn}_2\text{GaO}_4$ : Mn can be used for the zinc silicate phosphor.  $\text{Al}_2\text{O}_3$ , MgO, BaO, ZnO can be used for the film capable of changing the polarity to positive. Deposition or baking can be used for the laminating method, so that the film is laminated on the phosphor layer at a ratio of 0.1-0.5 wt.% to the phosphor.

## LEGAL STATUS

[Date of request for examination] 15.03.2001

[Date of sending the examiner's decision of rejection] 20.04.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection] 2004-10242

[Date of requesting appeal against examiner's decision of rejection] 14.05.2004

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-86735

(43) 公開日 平成11年(1999) 3月30日

(51) Int.Cl.<sup>6</sup>  
H 0 1 J 11/02

識別記号

F I  
H 0 1 J 11/02

B

審査請求 未請求 請求項の数2 O L (全 7 頁)

(21) 出願番号 特願平9-248859

(22) 出願日 平成9年(1997) 9月12日

(71) 出願人 000005223  
富士通株式会社  
神奈川県川崎市中原区上小田中4丁目1番  
1号

(72) 発明者 倉井 輝夫  
神奈川県川崎市中原区上小田中4丁目1番  
1号 富士通株式会社内

(74) 代理人 弁理士 野河 信太郎

(54) 【発明の名称】 プラズマディスプレイパネル

(57) 【要約】

【課題】 ジンクシリケート系の蛍光体を使用しつつ、 $V_{sc}$ をアドレスミスが生じない範囲で、できるだけ低下させることを課題とする。

【解決手段】 帯電性がマイナス極性のジンクシリケート系緑発光体からなる蛍光体層上に、蛍光体層の極性をプラスにしうる膜が積層されていることを特徴とするプラズマディスプレイパネルにより上記課題を解決する。

## 【特許請求の範囲】

【請求項 1】 帯電性がマイナス極性のジंकシリケート系緑発光体からなる蛍光体層上に、蛍光体層の極性をプラスにしうる膜が積層されていることを特徴とするプラズマディスプレイパネル。

【請求項 2】 蛍光体層の極性をプラスにしうる膜が、 $\text{Al}_2\text{O}_3$ 、 $\text{MgO}$ 、 $\text{BaO}$ 又は $\text{ZnO}$ からなる請求項 1 のプラズマディスプレイパネル。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、プラズマディスプレイパネル（以下 PDP と称する）に関する。

## 【0002】

【従来の技術】PDP は、一般に、対向する一対の基板、電極、隔壁、蛍光体層及び放電ガス等の構成要素からなる。また、一対の基板と隔壁により放電空間が区画され、放電空間内には蛍光体層と放電ガスが存在する。表示は、放電ガスから発生する真空紫外線を蛍光体層中の蛍光体により可視光に変換することにより行われている。

【0003】また、カラー PDP の場合、赤、緑及び青の可視光に真空紫外線を変換しうる 3 種類の蛍光体を使用されている。この内、緑色の蛍光体には、一般に、 $\text{Zn}_2\text{SiO}_4:\text{Mn}$  のようなジंकシリケート系の蛍光体、ジंकシリケート系の蛍光体と  $\text{BaAl}_{12}\text{O}_{19}:\text{Mn}$ （以下、BAM）との混合物からなる蛍光体を使用されている。

## 【0004】

【発明が解決しようとする課題】PDP の駆動法として、例えば図 1 に示すような方法が知られている。まず、全面点灯（図 1（a）参照）、次いで全面消去（図 1（b）参照）を行うことによりパネル内の全セルの空間電位状態を均一にする。この後、所望のセルを選択するために 1 ライン（以下、選択ライン）の選択電極 Y1 毎にマイナス極性の書き込み選択電位（ $-V_y$ ）を印加する。同時に他のライン（以下、非選択ライン）の非選択電極 Y2 は選択させないように  $-V_y$  より高い電位の非選択電位（ $V_{sc}$ ）を加えた  $-(V_y - V_{sc})$  を印加している。

【0005】ここで  $V_{sc}$  が十分高くないと非選択ラインでも放電が起こる。非選択ラインで放電が生じると、そのラインの非選択電極 Y2 上にプラス電荷がたまることとなる。次に、このプラス電荷がたまった非選択ラインが選択されると、選択電位（ $-V_y$ ）を印加してもアドレス電極との間で放電が生じず、表示がされない場合がある。この現象は、アドレスミスと呼ばれている。

【0006】アドレスミスを防ぐための  $V_{sc}$  の最小値には温度依存性があることが知られており、温度の上昇に伴い  $V_{sc}$  の最小値も高くなる。このため、PDP の点灯を続けているとセル内の温度が上昇し、非選択セルの放

電を抑制することができなくなり、非選択セルにおいてチラツキが生じることがある。一方、 $V_{sc}$  を高くしすぎると、選択及び非選択セルにいずれかにかかわらず、アドレス電極 A に沿って放電が走る、所謂偶発放電と呼ばれる現象が生じることとなる。この偶発放電は、アドレス電極に印加される電圧を制御するための駆動用 IC を破壊する原因となる。

【0007】従って、 $V_{sc}$  は、アドレスミスが生じない範囲で、できるだけ低いことが望まれている。しかしながら、緑色の蛍光体として使用されているジंकシリケート系の蛍光体は、 $V_{sc}$  が他の青色及び赤色の蛍光体と比べて高いため、アドレスミスが生じる恐れがあった。また、緑色の蛍光体である BAM は、 $V_{sc}$  を決定するチラツキは緑色ではなく青色であり、ジंकシリケート系の蛍光体よりも  $V_{sc}$  を 10V 以上低くできる。ところが、BAM は、輝度劣化が早く、BAM のみを緑色の蛍光体として使用することは困難であった。

【0008】従って、ジंकシリケート系の蛍光体を使用しつつ、 $V_{sc}$  をアドレスミスが生じない範囲で、できるだけ低下させることが望まれていた。

## 【0009】

【課題を解決するための手段】かくして本発明によれば、帯電性がマイナス極性のジंकシリケート系緑発光体からなる蛍光体層上に、蛍光体層の極性をプラスにしうる膜が積層されていることを特徴とするプラズマディスプレイパネルが提供される。

## 【0010】

【発明の実施の形態】本発明の発明者等は、ジंकシリケート系の蛍光体の  $V_{sc}$  が、他の青色及び赤色の蛍光体と比べて高い理由を検討した。図 2 に Fe を基準とした、各種蛍光体の帯電傾向を示す。また、表 1 に、ジंकシリケート系の蛍光体である  $\text{Zn}_2\text{SiO}_4:\text{Mn}$  の帯電量を、BAM、 $(\text{Ba}, \text{Eu})\text{MgAl}_{10}\text{O}_{17}:\text{Eu}$ （青色蛍光体）、 $(\text{Y}, \text{Gd})\text{BO}_3:\text{Eu}$ （赤色蛍光体）の帯電量と併せて示す。

## 【0011】

【表 1】

	帯電量 ( $\mu\text{C}/\text{g}$ )
$\text{Zn}_2\text{SiO}_4:\text{Mn}$	-39.6
BAM	47.7
青色蛍光体	58.5
赤色蛍光体	52.9

【0012】上記図 2 及び表 1 から判るように、ジंकシリケート系の蛍光体の帯電性の極性はマイナスであり、BAM、青色蛍光体及び赤色蛍光体とは逆になって

3

いる。このことから、ジンクシリケート系の蛍光体の  $V_{sc}$  が、高い理由は帯電性の極性に問題があることが推察される。以下に、マイナス極性を有する蛍光体を使用した場合、 $V_{sc}$  が高くなる理由について考察する。

【0013】図3(a)～(c)は、蛍光体の帯電性がマイナス極性である場合を示している。まず、全面点灯(図3(a)参照)、次いで全面消去(図3(b)参照)を行うことによりパネル内の全セルの空間電位状態を均一にする。図3(b)から判るように、蛍光体の帯電性がマイナス極性である場合、マイナスの電荷が残存しやすくなる。

【0014】この後、所望のセルを選択するために1ライン(以下、選択ライン)の選択電極Y1毎にマイナス極性の書き込み選択電位( $-V_y$ )を印加する。同時に他のライン(以下、非選択ライン)の非選択電極Y2は選択させないように $-V_y$ より高い電位の非選択電位( $V_{sc}$ )を加えた $-(V_y - V_{sc})$ を印加している。これに対して、プラス極性を有する蛍光体を使用した場合、図1に示すように駆動することで表示が行われる。

【0015】ここで、蛍光体の帯電性がマイナス極性とプラス極性の駆動法の差は、全面消去後のY1及びY2電極上のプラス電荷の量の違いである。即ち、蛍光体の帯電性がプラス極性の場合、プラス電荷が3個残存しているが、蛍光体の帯電性がマイナス極性の場合、Y1及びY2電極上ではマイナスとプラスの電荷が互いに打ち消し合い、「0」となっている。従って、プラス電荷が多い蛍光体の帯電性がプラス極性の場合の方が $V_{sc}$ が低くなることを原理的に説明することができる。このことは、蛍光体の帯電性が、プラス極性を有することが有利であることを示している。

【0016】本発明では、帯電量の極性がマイナスであるジンクシリケート系の蛍光体を使用し、この蛍光体の極性をプラスに変えることができる材料で蛍光体の表面に膜を積層することを特徴の1つとしている。本発明に使用できるジンクシリケート系の蛍光体としては、 $Zn_2SiO_4:Mn$ 、 $Zn_2SiO_4:As$ 、 $Zn_2GeO_4:Mn$ 、 $Zn_2GaO_4:Mn$ 等が挙げられる。またこれら蛍光体は組み合わせて使用してもよい。

【0017】更に、他の蛍光体を混合してもよい。他の蛍光体としては、 $BAM$ 、 $LaPO_4:Tb$ 、 $ZnS:(Cu, Al)$ 、 $ZnS:(Au, Cu, Al)$ 、 $(Zn, Cd)S:(Cu, Al)$ 、 $Y_3Al_5O_{12}:Ce$ 、 $Gd_2O_2S:Tb$ 、 $Y_3Al_5O_{12}:Tb$ 、 $ZnO:Zn$ 等が挙げられる。この内、 $BAM$ 、 $LaPO_4:Tb$ 、 $ZnS:(Cu, Al)$ 、 $Y_3Al_5O_{12}:Ce$ 、 $Gd_2O_2S:Tb$ 、 $Y_3Al_5O_{12}:Tb$ が好ましい。

【0018】ここで、ジンクシリケート系の蛍光体と他の蛍光体を混合する場合、ジンクシリケート系の蛍光体は、使用する蛍光体の種類によっても相違するが、蛍光

4

体全量中に、60重量%以上の割合で含まれていることが好ましい。蛍光体層の形成方法は、特に限定されず、公知の方法をいずれも使用することができる。例えば、蛍光体を含むペーストを所望部分に塗布した後、焼成することにより形成することができる。ここで、ペーストには、粘度調節のために樹脂、溶剤等を添加してもよい。

【0019】使用できる樹脂としては、当該分野で公知の樹脂をいずれも使用することができる。具体的には、エチルセルロース、ニトロセルロース、アクリル樹脂、ポリビニルアルコール等が挙げられ、更に感光性樹脂等を含んでいてもよい。一方、溶剤としては、アルコール類、テルピネオール、ブチルカルビトールアセテート(BCA)、ブチルカルビトール、トルエン、酢酸ブチル等が挙げられる。

【0020】上記ペーストは、スクリーン印刷法、ドクターブレード法、スロットコーター法、バーコーター法等の公知の方法により蛍光体層形成面上に塗布される。この後、塗布されたペーストを焼成することにより蛍光体層を形成することができる。なお、感光性樹脂を含むペーストを使用した場合、塗布・露光・現像・焼成することにより所望領域に蛍光体層を形成することも可能である。

【0021】次に、蛍光体層上には、その極性をプラスにしうる膜が積層されている。極性をプラスにしうる膜としては、 $Al_2O_3$ 、 $MgO$ 、 $BaO$ 、 $ZnO$ 等が挙げられる。この膜は、蛍光体の極性をプラスすることができさえすれば、蛍光体層上に部分的に積層されていてもよく、完全に覆っていてもよい。極性をプラスにしうる膜の積層方法としては、特に限定されることなく、公知の方法をいずれも使用することができる。例えば、蒸着法、焼成法等が挙げられる。ここで、極性をプラスにしうる膜は、蛍光体に対して、0.1～0.5重量%の割合となるように蛍光体層上に積層することが好ましい。なお、極性をプラスにしうる膜は $Al_2O_3$ が特に好ましい。

【0022】次に、本発明の蛍光体層を有するPDPの一例を図4を参照しながら説明する。なお、図4の構成は一例であり、本発明はこれに限定されることなく、蛍光体層を有するPDPであれば、AC型、DC型等どのような形式のPDPにも適用することができる。図4は、一般的な間接放電形式(AC型)の面放電型PDPに対応する概略斜視図であり、蛍光体層の配置形態による分類では、反射型に属し、かつ3電極構造のPDPを示している。

【0023】図4のPDP1は、一対の基板11と21が対向して配置されている。基板としては、ガラス基板、石英基板、シリコン基板等を使用することができる。基板11には、表示電極XとYが画面の水平方向のセル列であるラインL毎に平行に一対ずつ形成され、表

5

示電極XとYを覆うように基板11上に壁電極によって放電を維持する交流(AC)駆動用の誘電体層17が形成され、更に誘電体層17上に保護膜18が形成されている。誘電体層は、一般に低融点ガラスペーストを塗布・焼成することにより形成することができ、その厚さは約7000Åである。また、保護膜は、一般にMgO等からなる。

【0024】一方、基板21は下地層22で被覆され、下地層22上には、平面的に見て表示電極XとYに直交する位置に複数のストライプ状のアドレス電極Aが形成され、該アドレス電極Aを覆うように基板21上に誘電体層24が積層されている。ここでアドレス電極は、Ag、Au、Al、Cu、Cr及びそれらの積層体(例えばCr/Cu/Cr)等から構成され、スパッタ法、蒸着法等の成膜法とエッチング法を組み合わせることにより、所望本数、厚さ、幅及び間隔で形成することができる。

【0025】更に、隣接するアドレス電極A間かつ該アドレス電極Aと平行になるように複数のストライプ状の隔壁29が形成されている。隔壁29は、サンドブラスト法、印刷法、フォトリソ法等により形成することができる。次いで、隣接する隔壁29の側面及びアドレス電極A上には蛍光体層28R、28G及び28Bが形成されている。次に、30は放電空間を示し、表示電極XとYの延伸方向に単位発光領域毎に区画され、かつその間隔寸法が規定されている。なお、放電空間30には、所望の放電ガスが封入されている。

【0026】PDP1は、図4のように1つの画素に対応する3つの単位発光領域のそれぞれにおいて、表示電極Yとアドレス電極Aとの交差部に表示又は非表示を選択するための選択放電セルが確定されている。また、表示電極XとYの間に主放電セルが画定されている。ここで、蛍光体層28R、28G及び28Bは、面放電により生じるイオンによる衝撃を避けるために、表示電極XとYと反対側の基板21上の隔壁29間に設けられている。この蛍光体層28R、28G及び28Bは、主放電セルの面放電により生じる真空紫外線を可視光に変換することによって発光する。蛍光体層28R、28G及び28Bで発光した光は、誘電体層17及び基板11を透過して外部へ射出される。つまり、PDP1では、基板11の外面が表示面となる。

【0027】表示電極XとYは、蛍光体層28R、28G及び28Bに対して表示面側に配置されるので、面放電を広範囲とし、かつ表示光の遮光を最小限とするために、幅の広い透明電極(サスティン電極)41とその導電性を補うための幅の狭い金属電極(バス電極)42とから構成されている。サスティン電極は、例えばITO(酸化インジウム+酸化スズ)やネサ(酸化スズ)等の酸化金属から構成され、蒸着等の成膜法とエッチング法を組み合わせることにより、所望の本数、厚さ、幅及び

6

間隔で形成することができる。一方、バス電極は、Ag、Au、Al、Cu、Cr及びそれらの積層体(例えばCr/Cu/Cr)等から構成され、スパッタ法、蒸着法等の成膜法とエッチング法を組み合わせることにより、所望本数、厚さ、幅及び間隔で形成することができる。

【0028】上記のようにPDP1は表示電極XとYを覆い、放電を維持するための誘電体層17をもつ基板11(前面基板)と、放電空間30を区画するための隔壁29をもつ基板21(背面基板)の2枚の基板を貼り合わせることで構成されている。次に、PDP1に適用することができる駆動方法の一例を説明する。

【0029】図5はフレーム分割の模式図であり、図6は駆動シーケンスを示す電圧波形図である。セルの発光の2値制御によって階調表現を行うために、外部からの入力画像である時系列の各フレームFを、例えば6個のサブフレームsf1、sf2、sf3、sf4、sf5、sf6に分割する。各サブフレームsf1～sf6における輝度の相対比率が1:2:4:8:16:32となるように重み付けをして、各サブフレームsf1～sf6のサスティンの発光回数を設定する。サブフレーム単位の発光の有無の組み合わせでRGBの各色毎にレベル「0」～「63」の64段階の輝度設定を行うことができるので、表示可能な色の数は $64^3$ となる。なお、サブフレームsf1～sf6を輝度の重みの順に表示する必要はない。例えば重みの大きいサブフレームsf6を表示期間の中間に配置するといった最適化を行うことができる。

【0030】図6のように、各サブフレームsf1～sf6に対して、リセット期間TR、アドレス期間TA及びサスティン期間TSを割り当てる。リセット期間TR及びアドレス期間TAの長さは輝度の重みに係わらず一定であるが、サスティン期間TSの長さは輝度の重みが大きいほど長い。つまり、各サブフレームsf1～sf6の表示期間の長さは互いに異なる。

【0031】リセット期間TRは、それ以前の点灯状態の影響を防ぐため、画面全体の壁電荷の消去(初期化)を行う期間である。全てのライン(ライン数はn)のサスティン電極Xに波高値が面放電開始電圧を越える正極性のリセットパルスPwを印加し、同時に背面側の帯電とイオン衝撃を防ぐために全てのアドレス電極Aに正極性のパルスを印加する。リセットパルスPwの立ち上がりと呼応して全てのラインで強い面放電が生じ、セル内に多量の壁電荷が生じる(全面点灯)。壁電圧と印加電圧との相殺によって実効電圧が下がる。リセットパルスPwが立ち下がると、壁電圧がそのまま実効電圧となって自己放電が生じ、全てのセルにおいてほとんどの壁電荷が消失し、画面全体が一様な非帯電状態となる(全面消去)。

【0032】アドレス期間TAは、アドレッシング(点

7

灯／非点灯の設定)を行う期間である。サスティン電極 X を接地電位に対して正電位にバイアスし、全てのサスティン電極 Y を負電位にバイアスする。この状態で、先頭のラインから 1 ラインずつ順に各ラインを選択し、該当するサスティン電極 Y に負極性のスキャンパルス  $P_y$  を印加する。ラインの選択と同時に、サブフレームデータ  $Dsf$  が示す点灯すべきセルに対応したアドレス電極 A に対して正極性のアドレスパルス  $P_a$  を印加する。選択されたラインにおいて、アドレスパルス  $P_a$  の印加されたセルでは、サスティン電極 Y とアドレス電極 A との間で対向放電が起こり、それが面放電に移行する。これら一連の放電がアドレス放電である。サスティン電極 X がアドレスパルス  $P_a$  と同極性の電位にバイアスされているので、そのバイアスでアドレスパルス  $P_a$  が打ち消され、サスティン電極 X とアドレス電極 A との間では放電は起きない。

【0033】サスティン期間  $T_S$  は、階調レベルに応じた輝度を確保するため、全てのアドレス電極 A を正極性の電位にバイアスし、最初に全てのサスティン電極 Y に正極性のサスティンパルス  $P_s$  を印加する。サスティンパルス  $P_s$  の印加毎に、アドレス期間  $T_A$  において壁電荷の蓄積したセルで面放電が生じる。サスティンパルス  $P_s$  の印加周期は一定であり、輝度の重みに応じて設定された個数のサスティンパルス  $P_s$  が印加される。

【0034】なお、上記駆動方法は、一例であって、本発明この駆動方法に限定されるものではない。

【0035】

【発明の効果】本発明の PDP によれば、蛍光体層の極

8

性をプラス極性にしうる被覆膜が積層されているので、ジンクシリケート系の蛍光体を使用しつつ、 $V_{sc}$  をアドレスミスが生じない範囲で、できるだけ低下させることが可能となる。

【図面の簡単な説明】

【図 1】PDP の駆動法の概略説明図である。

【図 2】各種蛍光体の帯電傾向を示す図である。

【図 3】PDP の駆動法の概略説明図である。

【図 4】PDP の概略斜視図である。

10 【図 5】本発明の PDP の駆動法の概略説明図である。

【図 6】本発明の PDP の駆動法の概略説明図である。

【符号の説明】

1 PDP

11、21 基板

17、24 誘電体層

18 保護膜

22 下地層

28R、28G、28B 蛍光体層

29 隔壁

20 30 放電空間

41 透明電極

42 金属電極

A アドレス電極

D 表示面

X、Y 表示電極

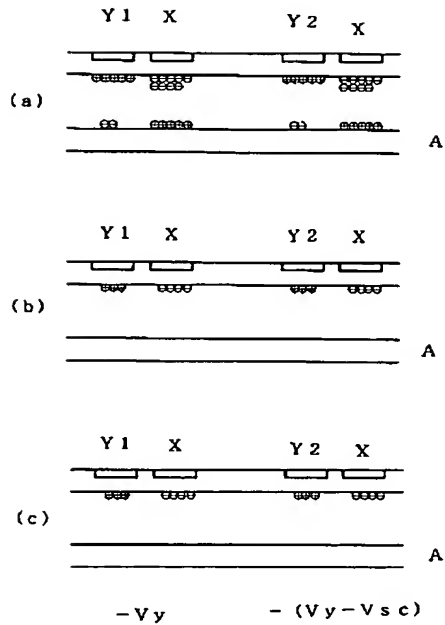
L ライン

Y1 選択電極

Y2 非選択電極

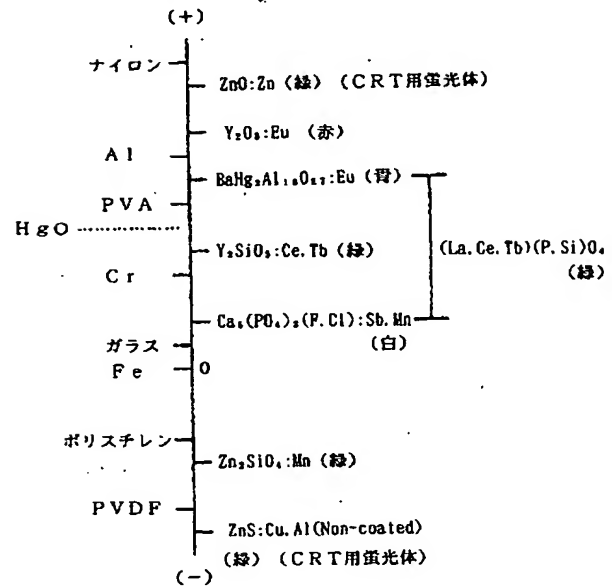
【図1】

PDPの駆動法の概略説明図



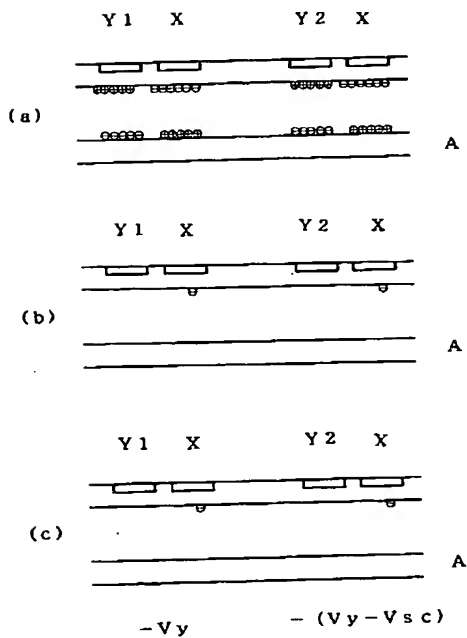
【図2】

各種蛍光体の帯電傾向を示す図



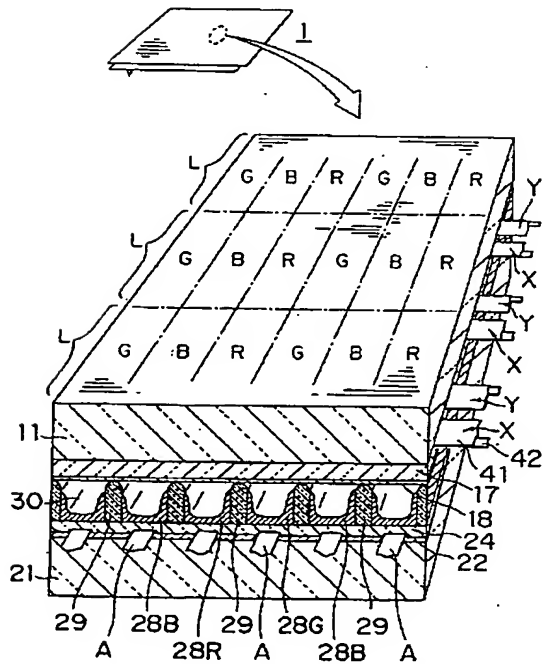
【図3】

PDPの駆動法の概略説明図



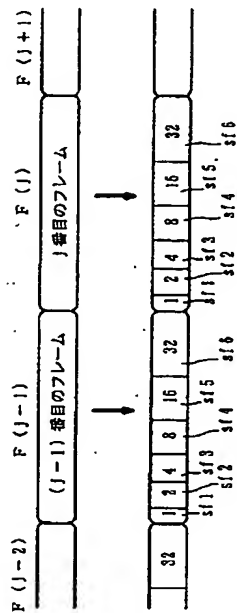
【図4】

PDPの概略斜視図



【図5】

本発明のPDPの駆動法の概略説明図



【図6】

本発明のPDPの駆動法の概略説明図

